

Jedno rješenje optimizacije DTSHD Master Audio dekodera na klasi digitalnih signal procesora sa dva jezgra

Dejan Sajić, Nenad Četić, Marija Tadić, Jelena Kovačević, Miroslav Popović, Vladimir Kovačević

Sadržaj — U radu je prikazana optimizacija DTS-HD Master Audio dekodera na jednoj klasi digitalnih signal procesora (DSP) sa dva jezgra, uz korišćenje minimalnih resursa. Na osnovu mjerenja određeni su memorijski i procesorski resursi potrebni za implementaciju dekodera i ustanovljeno je da raspoloživi resursi jednog jezgra ne zadovoljavaju potrebe realizacije. Cilj je bio odrediti funkcionalne blokove unutar dekodera pogodne za realizaciju na drugom jezgru i na taj način izvršiti optimizaciju dekodera u realnom vremenu. Radi postizanja maksimalne efikasnosti programska podrška ciljnjog dekodera je realizovana u assembleru. U kratkim crtama je predstavljena struktura DTS-HD MA dekodera dok su detaljnije predstavljeni djelovi koda koji su bili ključni za optimizaciju.

Ključne reči — DTS – digital theater system, MA – Master Audio, QMF – quadrature mirror filter, DMA – direct memory access, BC-backward compatible, NBC-non backward compatible, lossy – sa gubitkom, lossless – bez gubitaka.

I. UVOD

DTS-HD Master Audio je dekodera sa kompresijom bez gubitaka nove generacije kompanije DTS [4] i predstavlja kombinaciju dve vrste dekodera:

1. DTS Legacy zasnovanog na kompresiji sa gubitkom
2. DTS-HD MA zasnovanog na kompresiji bez gubitaka

Ta kombinacija obezbedila je potpunu kompatibilnost sa predhodnim verzijama DTS dekodera zasnovanih na kompresiji sa gubitkom, a istovremeno donela sve prednosti dekodera zasnovanog na kompresiji bez

Rad je delimično podržan u okviru projekta TR-6136B Ministarstva za nauku i zaštitu životne sredine Republike Srbije.

Dejan Sajić, Novi Sad, Srbija; (telefon: 381-21-4801190, e-mail: dejan.sajic@rt-rk.com)

Nenad Četić, Novi Sad, Srbija; (telefon: 381-21-4801190, e-mail: nenad.cetic@rt-rk.com)

Jelena Kovačević, Novi Sad, Srbija; (telefon: 381-21-4801188, e-mail: jelena.kovacevic@rt-rk.com)

Marija Tadić, Novi Sad, Srbija; (telefon: 381-21-4801190, e-mail: marija.tadic@rt-rk.com)

Vladimir Kovačević, Univerzitet u Novom Sadu, Fakultet Tehničkih Nauka, Srbija (e-mail: vladimir.kovacevic@micronasnit.com)

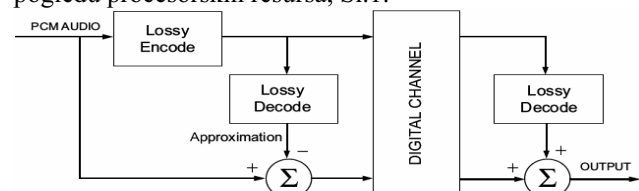
Miroslav Popović, Univerzitet u Novom Sadu, Fakultet Tehničkih Nauka, Srbija (e-mail: miroslav.popovic@micronasnit.com)

gubitaka.

Razlikuju se dva režima rada MA dekodera:

1. BC (eng. backward compatible) režim rada
2. NBC (eng. non backward compatible) režim rada

Upravo činjenica da dekodera u BC režimu koristi kompresiju sa gubitkom, dok se samo razlika signala kompresuje bez gubitaka ukazuje na velike zahtjeve u pogledu procesorskih resursa, Sl.1.



Sl. 1. Proces kodovanja bez gubitaka (BC)

Ovaj rad prikazuje optimizaciju DTS-HD MA dekodera korišćenjem metode podele funkcionalnosti dekodera na dva jezgra. Zadatak je bio obezbediti rad u realnom vremenu sa što manjom potrošnjom memorije i sa što manjim angažovanjem procesorskog vremena. U radu su prikazani problemi nastali u procesu optimizacije i načini na koji su prevaziđeni.

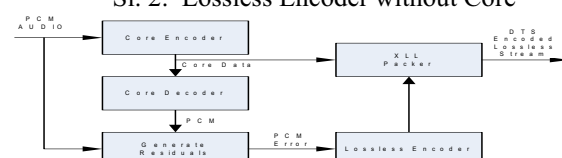
II. STRUKTURA DTS-HD MA DEKODERA

Uopšteni koncept kodovanja jezgro+dodaci ustanovljen je još kod ranijih verzija DTS dekodera. Jezgro predstavlja ulazni signal kodovan korišćenjem kompresije sa gubitkom i dekoduje se nezavisno od ostalih proširenja koje povećavaju kvalitet reprodukovanog signala. Prethodno ustanovljena proširenja su: kanalno proširenje (XCH), frekventno proširenje (X96), ... [4]. Novina koju donosi MA dekodera je proširenje XLL (eng. lossless) koje sadrži razliku reprodukovanog signala iz jezgra i originalnog signala koja se potom koduje korišćenjem kompresije bez gubitaka. Razlikujemo dva načina kodovanja i pakovanja podataka kodovanih bez gubitaka:

1. Kodovanje bez gubitaka bez jezgra Sl.2.
2. Kodovanje bez gubitaka sa jezgrom Sl.3.



Sl. 2. Lossless Encoder without Core



Sl. 3. Enkoder bez gubitaka sa jezgrom

III. CILJNA DSP PLATFORMA

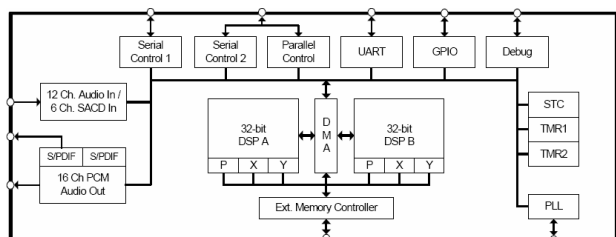
Dekoder je razvijan na 32-bitnoj DSP platformi sa dvostrukim jezgrom (DSP A i DSP B). Procesor obezbeđuje 150 MIPS-a procesne moći i 8K reči programske memorije po jezgri. DSP A i DSP B jezgro imaju zasebne RAM i ROM memorijske zone sa karakteristikama navedenim na Sl.4. [2]

Memory Type	DSP A	DSP B
X	16k SRAM, 16k ROM	10k SRAM, 8k ROM
Y	24k SRAM, 32k ROM	16k SRAM, 16k ROM
P	8k SRAM, 32k ROM	8k SRAM, 24k ROM

Sl.4. Memorijska mapa DSP procesora [2]

Za prenos podataka unutar jednog jezgra, kao i za prenos podataka između dva jezgra, zadužen je 12 kanalni DMA kontroler. Od posebne koristi prilikom optimizacije se pokazala osobina kontrolera da su intervali opsluživanja kao i prekidne rutine (do 6 po kanalu) programabilni.

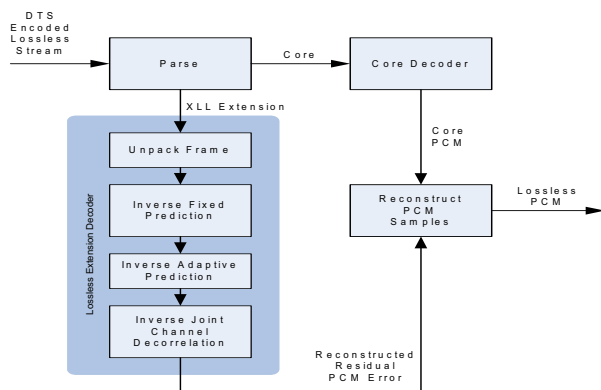
Osnovu sistemske programske podrške na ovom procesoru čini jednostavan operativni sistem koji obezbeđuje sinhronizovan rad modula u realnom vremenu. Sl.5. [1]



Sl. 5. Organizacija operativnog sistema

IV. MJERENJE I ANALIZA REZULTATA

Da bi stvorili što kompletniju sliku u pogledu angažovanja procesorskog vremena bilo je potrebno raščlaniti dekodera na funkcionalne cjeline Sl. 6 i izmeriti potrošnju procesorskog vremena za svaku cjelinu ponaosob.

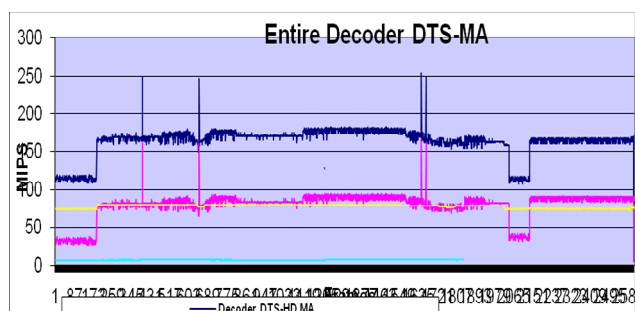


Sl. 6. DTS Lossless Decoder

U svrhu mjerenja uposlenosti procesora i prihvata dobijenih vrednosti sa razvojne platforme bilo je nepходно realizovati dve metode:

- sračunavanje broja ciklusa za svaku funkcionalnu cjelinu ponaosob
- skladištenje dobijenih vrednosti u ulazno/izlaznu memoriju

Činjenica da procesor sadrži brojač ciklusa iskorišćena je za realizaciju prve funkcije koja je obezbedila sračunavanje broja izvršenih ciklusa za svaku željenu funkciju na nivou jednog bloka. Za prihvatanje rezultata sa izlaza korišćena je druga funkcija koja je željene vrednosti prosleđivala na prva dva audio kanala. Dobijeni rezultati su, korištenjem aplikacije razvijene u tu svrhu, izdvajani iz audio signala i upisivani u datoteku u formatu prepoznatljivom za Excel aplikaciju. Tako dobijene vrednosti su se veoma lako u Excel-u mogle analizirati i grafički predstaviti Sl. 7.



Sl. 7. MIPS potrošnja DTSHD MA dekodera

Na osnovu analize mjerenjem dobijenih rezultata ustanovljeno je da najviše procesorskog vremena troši blok za prihvatanje i otpakivanje informacija sa ulaza dekodera. To su bili poprilično iznenadjujući rezultati jer se pre mjerenja predviđalo da će najviše procesorskog vremena trošiti blokovi za obradu sa ulaza dobijenih podataka: adaptivna/fiksna predikcija, inverzna dekorelacija kanala, ... a zenemario se veliki bitski tok audio podataka kodovanih kompresijom bez gubitaka. Zbog same prirode DTS formata podela bloka za prihvatanje i otpakivanje podataka predstavljalo bi veoma neefikasno rešenje. Stoga se pristupilo analizi blokova za obradu podataka i ustavljeno je da bi se najveća optimizacija u pogledu memorijskog prostora i procesorskog vremena postigla prebacivanjem QMF algoritma na jezgro B. Na taj način bi jezgro A bilo zaduženo za:

- prihvatanje podataka sa ulaza (eng. lossy i lossless)
- obradu podataka kodovanih bez gubitaka
- združivanje podataka kodovanih sa i bez gubitaka

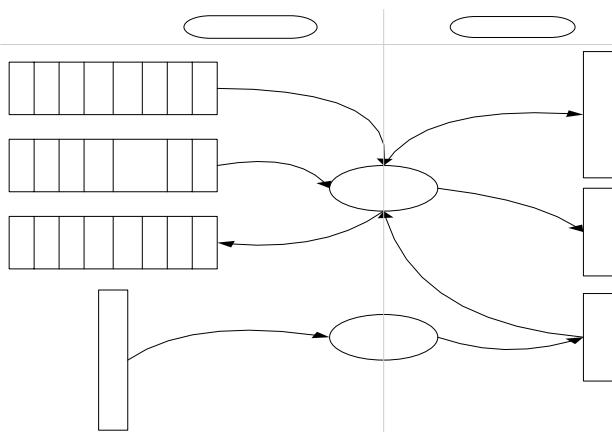
Jezgro B bi bilo zaduženo za:

- pretvaranje podataka kodovanih sa gubitkom iz kompleksnog u vremenski domen(QMF)
- Naknadnu obradu (Postprocessing)

Ovakvom podelom je potrošnja procesorskog vremena veoma dobro raspoređena na oba jezgra. Maksimalna uposlenost A jezgra i minimalna uposlenost B jezgra obezbeđuju dovoljno resursa za neometan rad DTSHD MA dekodera na A jezgri i za realizaciju svih funkcija u naknadnoj obradi na B jezgri.

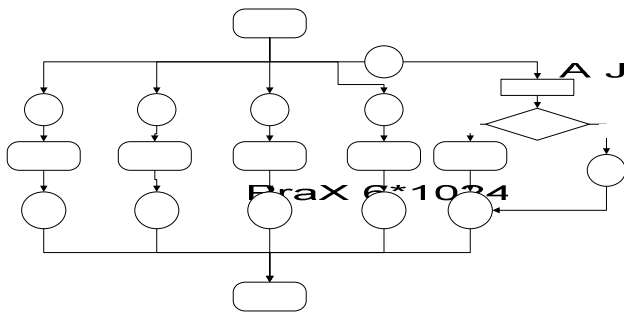
V. OPTIMIZACIJA

U procesu optimizacije prvo se pristupilo analizi QMF algoritma u cilju utvrđivanja ulazanih podataka neophodnih za njegovo izvršavanje na B jezgru. Zbog same prirode QMF algoritma, osim ulaznih koeficijenata i tabela konstanti, neophodno je bilo obezbediti pamćenje istorije izlaza iz QMF algoritma. Treba imati u vidu da se svi neophodni podaci (ulazni koeficijenti i istorija izlaza iz QMF-a) nalaze ili se sračunavaju na A jezgru te je bilo neophodno osmisliti redosled i način prenosa podataka na B jezgro. Na osnovu rezultata dobijenih merenjem utvrđeno je da na A jezgru postoji dovoljno memorijskih resursa neophodnih za pamćenje istorije izlaza iz QMF algoritma. Na osnovu te informacije je odlučeno da se za komunikaciju između jezgara koriste dva DMA kanala. Prvi kanal je zadužen za transfer istorije izlaza i PCM podataka dobijenih iz QMF algoritma. Drugi DMA kanal obezbeđuje prenos audio podataka (Lossy+LossLess) od jezgra A ka jezgru B. Sl.8.



Sl.8. Prenos podataka između dva jezgra

Prvi problem koji se javio prilikom implementacije gore navedenog mehanizma prenosa podataka bila je dinamika sistema. Da bi se prevazišao ovaj problem pristupilo se realizaciji dekodera, na oba jezgra, kao jednog velikog automata. Time se omogućilo kontrolisano prelaženje iz jednog stanja u drugo i zadržavanje u postojećem stanju do pojave neophodnih podataka za prelazak u sledeće stanje. Sl.9.



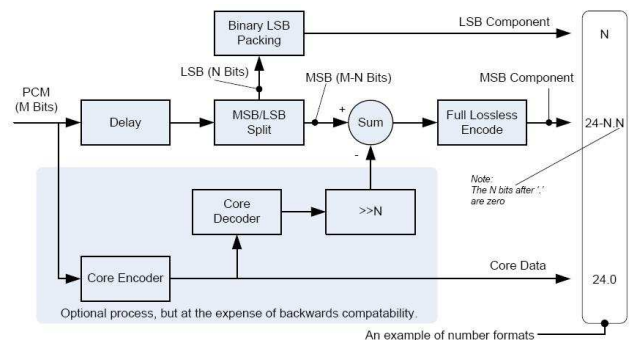
Sl.9. Dijagram stanja dekodera

Takođe na osnovu podataka dobijenih merenjem u cilju izbegavanja čekanja na A strani (stanje 3 Sl.9) odlučeno je da se prenos podataka ka i od B jezgra odvija na nivou

PCM 512*8

jednog audio kanala. U protivnom bi, zbog velikih zahteva obrade svih audio kanala na B strani, a zatim njihovim prenosom na A stranu, bila poremećena dinamika rada samog dekodera.

Poseban problem u ovoj realizaciji je predstavljao način združivanja podataka pristiglih sa B jezgra (eng. lossy) sa već sračunatim podacima na A jezgru (eng. lossless). U tu svrhu je korištena jedna prekidna rutina pozvana u trenutku kada DMA kontroler završi prenos podataka dobijenih iz QMF algoritma za jedan audio kanal sa B jezgra na A jezgro. U okviru ove rutine su realizovane i sve dodatne obrade nad dobijenim podacima pre njihovog združivanja sa podacima kodovanim bez gubitaka. Kao što je već navedeno, ova rutina je prekidna što znači da se može desiti u bilo kom trenutku i tada se prekida rad dekodera na A jezgru i opslužuje se ova rutina. Zbog te činjenice bilo je neophodno da se obezbedi nezavisan upis podataka dobijenih na A i B jezgru u rezervisani deo memorije. Zbog mogućnosti da podaci kodovani bez gubitaka budu pakovani u dva dela, MSB i LSB deo, neophodno je bilo da se MSB podaci i podaci dobijeni sa B jezgra pre upisa u rezervisanu memorijsku zonu poravnaju na odgovarajući način, Sl.10. [4] Takođe zbog činjenice da se provera zasićenosti realizuje nakon združivanja podataka bilo je neophodno da se podaci prije združivanja pretvore iz 1.31 predstave u 3.29 predstavu i da se tek po završetku obrade proveri zasićenje. Na ovaj način se obezbedila tačnost u bit sa referentnim podacima.



Sl.10. MSB/LSB kodovanje

VI. REZULTAT OPTIMIZACIJE

Merenjem dobijene vrednosti pre, 180MIPS-a Sl.7, i posle optimizacije, 140MIPS-a, ukazuju na veliku uštedu i pravilno raspoređenu potrošnju procesorskog vremena uz maksimalnu uštedu memorijskih resursa.

VII. ZAKLJUČAK

U okviru rada je uspešno realizovano okruženje za mjerenje i prihvatanje dobijenih rezultata sa ploče, a zatim se pristupilo njihovoj analizi. Ustanovljeno je da blok za prihvatanje i otpakivanje podataka sa ulaza troši najviše procesorskih resursa a da je QMF blok najpogodniji za prebacivanje na jezgro B. Na ovaj način je dovoljno rasterećeno jezgro A da bi neometano funkcionisalo a istovremeno je minimalno opterećeno jezgro B da bi se obezbedilo dovoljno resursa za realizaciju svih postprocesorskih funkcija.

Prilikom realizacije javili su se problemi u dinamici rada dva jezgra u paraleli kao i problem sa tačnošću prilikom združivanja podataka dobijenih sa A i B jezgra. Svi problemi su uspješno rešeni uz zadovoljavajuće rezultate optimizacije.

LITERATURA

- [1] Cirrus Framework, *Developer's guide*
- [2] Cirrus Logic, *CS4953xx Data Sheet*
- [3] *CS4953xx Hardware User's Manual*.
- [4] DTS-HD Lossless Extension Specification
- [5] DTS Coherent Acoustics
- [6] DTS-HD Substream and Decoder Interface Description

ABSTRACT

This paper is short overview of DTSHD Master Audio decoder optimization for digital signal processor (DSP) with dual core.

ONE SOLUTION FOR DTSHD MASTER AUDIO DECODER OPTIMIZATION ON DUAL CORE DIGITAL SIGNAL PROCESSOR

Dejan Sajić, Nenad Četić, Marija Tadić, Jelena Kovačević, Miroslav Popović, Vladimir Kovačević