

# Realizacija generatora talasnih oblika u radaru primenom DDS tehnologije

Pavić Aleksandar, Čosović Živorad, Simić Slobodan

**Sadržaj** — U ovom radu analizirana je primena DDS (*Direct Digital Synthesis*) tehnologije u radarima. Pomoću DDS platforme su generisani složeni talasni oblici od kojih veoma zavise performanse radara, a pre svih rezolucija po daljini, domet, sakrivenost rada i otpornost na ometanje. Za realizaciju je korишćena razvojna platforma AD9854 koja sadrži DDS čip, radar IR-3, FPGA razvojna platforma, kao i računar sa akvizicijskom karticom i odgovarajućim softverom.

**Ključne reči** — DDS, FSK, BPSK, Barkerova sekvenca, složeni radarski signal.

## I. UVOD

DDS je tehnologija za dobijanje analognog signala iz jednog prostog taktovanog frekvencijskog izvora, digitalno kontrolisanog. Ova tehnologija obezbeđuje visoku tačnost frekvencije; temperaturnu i vremensku stabilnost; promenu frekvencije u širokom propusnom opsegu; i veoma brzo, podešavanje frekvencije sa kontinualnom fazom. Ovde će biti date osnove arhitekture DDS i neke prednosti sistema u kojima se koristi, kao i performanse celog sistema. Realizovan je laboratorijski model generatora složenih radarskih signala zasnovan na razvojnoj platformi s DDS čipom AD9854 od proizvođača *Analog Devices*. Generisani signali su digitalizovani pomoću PC računara s PCI akvizicijskom karticom AD9810 od proizvođača *AD Link*.

## II. STRUKTURA I KARAKTERISTIKE DDS-A

Uprošćena struktura DDS čipa prikazana je na Sl. 1. Sintenzator ima dva digitalna ulaza: programabilni korak faze ( $\Delta$ ) i referentni taktni signal ( $f_c$ ). Na izlazu iz sintenzatora je analogna sinusoida sa frekvencijom  $f_{out}$ . Veza između  $f_c$  i  $f_{out}$  je data relacijom:

$$f_{out} = \frac{\Delta}{2^N} f_c \quad (1)$$

gde je N rezolucija faze signala. Kao što je prikazano na Sl. 1, kolo je lako podeliti na tri manja bloka: akumulator faze, fazno-amplitudski konvertor i DA konvertor. Prva dva bloka su digitalna kola. Akumulator faze je prost

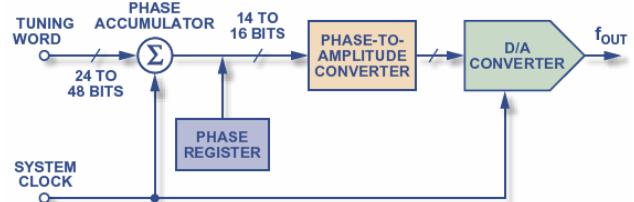
Ovaj rad je delimično finansiran sredstvima Ministarstva odbrane Republike Srbije.

Pavić Aleksandar, Vojna akademija, Generala Pavla Jurišića Šturna 33, 11000 Beograd, Srbija; (e-mail: pavichalex@gmail.com).

Čosović Živorad, Vojna akademija u Beogradu, Srbija.

Simić mr Slobodan, dipl.inž. Vojna akademija u Beogradu, Srbija; (e-mail: sjpinter@sbb.co.yu).

sabirač sa programabilnom korakom (*tuning word*)  $\Delta$ , koji je ujedno i korak faze signala na izlazu tokom svakog ciklusa. U svakom taktu fazni akumulator generiše fazu izlazne sinusode, i to sa svim nulama predstavlja 0 radijana, a sa svim jedinicama,  $2\pi$  radijana.



Sl. 1. Strukturna šema DDS-a

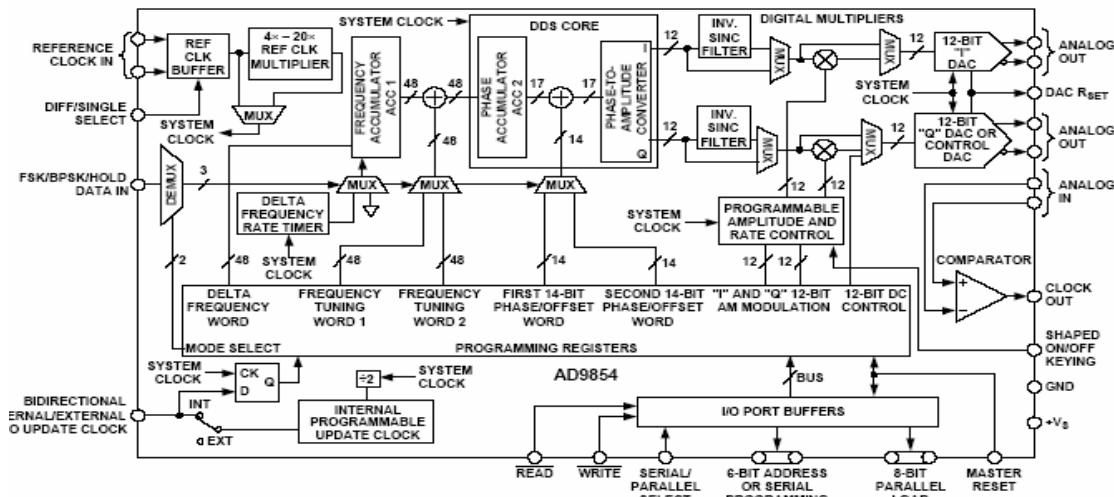
Kolo za konverziju faze u sinusoidu uzima najvažnije bite iz faznog akumulatora i generiše sinusoidu na izlazu; zatim se određuje rezolucija pratećeg kola, koje je ulavnog DA konvertora. Izostavljanje najvažnijih bita je neophodno da bi se smanjila kompleksnost konverzije faze u sinusodu. Ova funkcija se može realizovati koracima koji su zapisani u programabilnom registru, ili sinusne vrednosti mogu biti dobijene iz algoritma što je brže, a i kolo je jednostavnije.

Fazni akumulator i fazno-sinusni konvertor zajedno formiraju DDS sistem sa digitalnim izlazom. Digitalni izlaz je koristan u mnogim slučajevima kada je potrebno da imamo stabilan izvor digitalizovane frekvencije (npr. digitalna demodulacija), ali u većini situacija potrebljeno je da tako digitalizovan signal konvertujemo u analogni signal. Iz toga zaključujemo da je vrlo bitan deo ovoga sistema i DA konvertor.

DDS ima prednosti i nedostatke u odnosu na druge frekvencijske sintenzatore (npr. PLL). DDS sistem omogućava efektivno generisanje digitalnog signala i taj proces je uglavnom kontrolisan sa nekim mikrokontrolerom ili digitalnim signal procesorom (DSP). Digitalna priroda eliminiše nepravilnosti koje se javljaju kod sintenzatora koji koriste analogni signal za generisanje frekvencije (npr. talasanje signala "tweaking" Sl. 3.). Frekvencijska rezolucija  $\Delta$  određena je sa N bita kao:

$$\Delta = \frac{1}{2^N} f_c \quad (2)$$

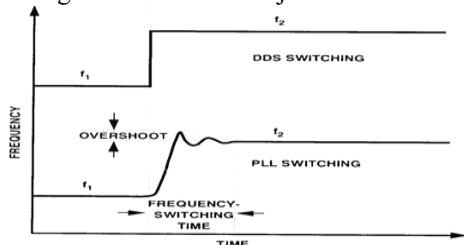
Najčešće se koriste DDS čipovi s rezolucijom od 24 bita, dok se kod nekih koristi i 48 bita.



Sl. 2. Funkcionalni blok dijagram DDS čipa AD9854 [1]

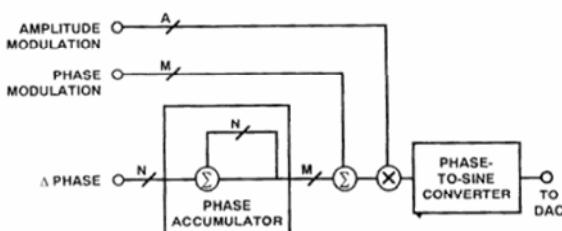
Nedostatak DDS-a je ograničen frekvencijski opseg, sintetizovanog signala  $f_{max}=f_c/2$ , tako da se ovaj pristup ne može koristiti za sintezu RF signala u radarima. Ovaj nedostatak DDS-a možemo poboljšati ako koristimo hibridni pristup. Na primer, možemo da koristimo DDS u međufrekfentnom delu, a PLL da translira signal u RF područje.

Prednost DDS-a u odnosu na PLL je i brzina promene frekvencije. Dijagram uspostavljanja frekvencije prikazan je na Sl. 3. Ako se faza ulaznog signala u fazni akumulator promeni on odmah reaguje i promeni frekvenciju izlaznog signala. Vremena uspostavljanja prednje ili zadnje ivice impulsa uglavnom su ograničenja kod digitalnih kola, i utiču na takt generatora frekvencije..



Sl. 3. Poređenje DDS i PLL prilikom okidanja impulsa

Još jedna od prednosti DDS-a je mogućnost kontrole preko serijsko-paralelnog porta (*serial peripheral-interface (SPI)*), tako da je potreban samo jedan eksterni takt da bi se generisao složen signal. Treba napomenuti da DDS čipovi mogu generisati signale čija je frekvencija do 400 MHz sa rezolucijom manjom od 1 Hz (ako je clock 1 GHz).



Sl. 4. Modulisani DDS

Modulacione sposobnosti sintezatora su takođe važne. Frekvencijska modulacija (FSK) je moguća direktno kroz fazni port. Sl. 4 prikazuje blok dijagram DDS-a koji omogućuje istovremeno faznu modulaciju (PSK) i amplitudsku modulaciju (ASK) istog signala. Znači možemo implementirati sve tri vrste digitalne modulacije u sistem DDS.

### III. SINTEZATOR RADARSKIH SIGNALA POMOĆU AD9854

DDS tehnika se u radarskim sistemima već duže vreme koristi, pre svega u predajnom kanalu, za sintezu složenih talasnih oblika. Razvoj kartica koje sadrže DDS čip sa kompletnim okruženjem omogućila je da se predajni radarski signal sintetiše na vrlo jednostavan način. U ovom radu korišćena je kartica sa čipom AD9854 od proizvođača *Analog Devices*. Osnovni podaci kartice date su u tabeli 1, a funkcionalna blok šema na Sl. 2 [1]. Da bi kartica funkcionišala treba je povezati s naponskim izvorom, generatorom takta i upravljačkim uređajem (u radu smo koristili PC računar, a u istu svrhu može se upotrebiti mikrokontroler, DSP/FPGA platforme i sl.).

TABELA 1: SPECIFIKACIJE AD9854

Master fclk (Max)	300 MHz
Resolution (bits)	12bit
Tuning Word Width (bits)	48bit
Power Supply (V)	3.1 to 3.5

Komunikacija sa PC računarcem se ostvaruje putem paralelnog ili serijskog porta, što je propraočeno odgovarajućim softverom koji se dobija zajedno sa karticom od proizvođača. Ovaj softver omogućava da jednostavno programiramo određene registre. Ovi registri su prikazani na Sl. 2 (*Delta Frequency Word*, *Frequency Tuning Word 1*, *Frequency Tuning Word 2*, *Phase/Offset Word 1*, *Phase/Offset Word 2*, *I/Q AM Words*, *Control Word*). Upisivanjem upravljačkih reči u navedene registre zadaje se jedan od ponuđenih modova rada i specificiraju parametri signala, što kao rezultat daje zadati složeni radarski signal na izlazu iz kartice.

Neke aplikacije koje su prostije ne zahtevaju programiranje svih registara, dok neke zahtevaju sve. AD9854 podržava 8-bitne paralelne I/O komunikaciju ili SPI serijsku I/O komunikaciju. Svi registri mogu da se programiraju i čitaju u istom modu rada.

Pored registara, za upravljanje karticom koriste se i pojedini pinovi. S/P SELECT, Pin 70, se koristi za odabir režima rada. Kad je u pitanju paralelna komunikacija onda se na pin dovodi logička „1“ (Vdd), dok se kod serijskog upravljanja isti pin se spaja na masu.

FSK/BPSK/HOLD, Pin 29, je višenamenski pin, čija funkcija zavisi od izabranog režima rada. U BPSK modu, logička „0“ na ovom pinu znači *Phase/Offset Word 1* u izlaznom signalu, a logička „1“ selektuje *Phase/Offset Word 2*. Karakteristično je da se ovim pinom može upravljati manuelno, softverski (putem originalnog softvera i paralelnog porta). Za automatsko generisanje BPSK signala, po zadatoj sekvenci (što je cilj u radarima) neophodno je na ovaj pin dovesti unipolaran signal, reprezent date sekvence. To znači da za generisanje BPSK radarskog signala moramo realizovati i generator sekvence, sinhronizovan sa generatorom takta. U radu je kao generator Barkerove sekvence upotrebljena FPGA platforma.

*Paralelna I/O komunikacija:* Ovaj mod se aktivira kada se na S/P SELECT pin dovede logička „1“ (Vdd). I/O port je kompatibilan sa standardnim DSP i mikrokontrolerima. Sastoje se od šest adresnih bita, osam bita sa podacima, i odvojeni kontrolni ulazi za upis/čitanje. Brzina upisivanja bajta je i do 1/10.5 ns.

*Serijska I/O komunikacija:* Ovaj vid komunikacije se aktivira tako što se S/P SELECT pin spoji na masu. Serijska komunikacija je veoma fleksibilna i može da komunicira takođe sa većinom standardnih mikrokontrlera i mikroprocesora. Ovaj interfejs omogućava korišćenje svih 12 registara. Prenos podataka je moguć realizovati preko MSB (Most Significant Bit) i preko LSB (Least Significant Bit).

Pošto je originalni softver projektovan za paralelno upravljanje to je ovaj vid komunikacije u radu i korišćen i to u režimima rada FSK i BPSK.

U FSK modu su najbitniji registri *Frequency Tuning Word 1*, *Frequency Tuning Word 2* i *Delta Frequency Word*. Upisivanjem 48-bitnih vrednosti u prva dva zadaju se početna i krajnja frekvencija FSK signala, dok se upisom 48-bitne vrednosti u treći pomenuti register zadaje korak promene frekvencije  $\Delta$ .

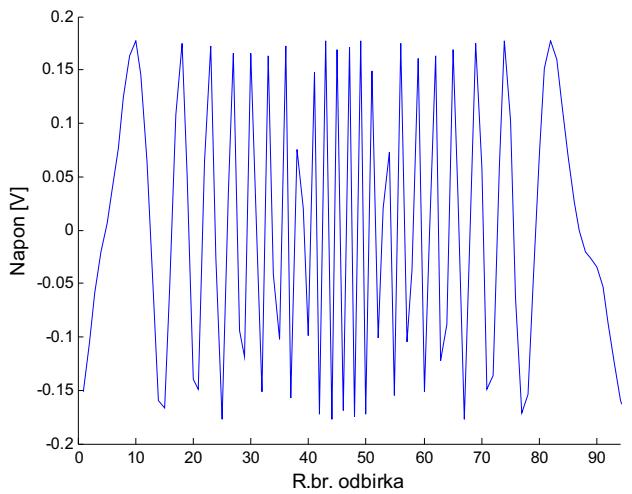
U BPSK režimu najbitniji registri su *Phase/Offset Word 1*, *Phase/Offset Word 2* i *Frequency Tuning Word 1*. Upisivanjem 14-bitnih vrednosti u prva dva zadaju se dva moguća fazna stava, dok se upisom 48-bitne vrednosti u treći pomenuti register zadaje frekvencija signala nosioca. Za generisanje BPSK signala još je potrebno dovesti eksterni unipolarni signal bifazne sekvence na FSK/BPSK/HOLD pin kartice.

#### IV. EKSPERIMENTALNI REZULTATI

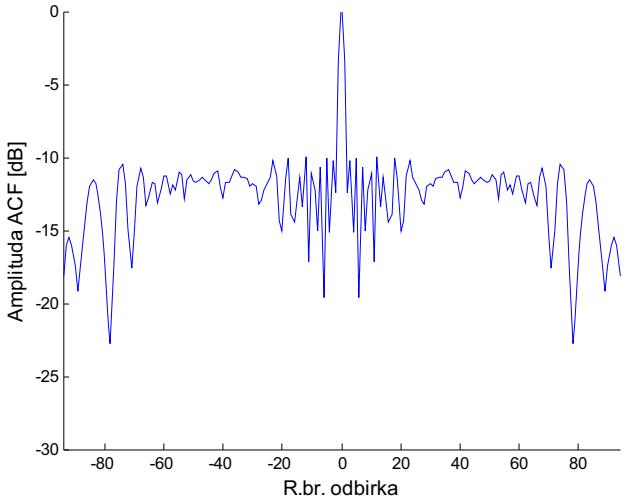
*FSK signal:* U praktičnoj realizaciji pored kartice korišćen je i pešadijski radar IR-3, AD9854 evolution

board, napajanje i računar. Zbog jednostavnosti samog sistema radar IR-3 je pogodan da se na njemu izvrše implementacija DDS tehnike. Naime, potrebno je prekinuti tok signala koji dolazi iz glavnog oscilatora ka prednjoj strani, tako da se iskoristi kao referentni takt za rad DDS čipa, čija frekvencija je u ovom slučaju iznosila  $f_{clk}=140\text{MHz}$ .

Na Sl. 5 prikazan je signal koji je generisan na izlazu kartice, a njegova autokorelaciona funkcija prikazana je na Sl. 6. Signal je generisan u FSK modu, ali s malim frekvencijskim korakom ( $\Delta=100\text{ Hz}$ ), tako da su njegove osobine slične kontinualnom čirp signalu. Primećujemo da su bočni lobovi na nivou od oko -11 db, što je u skladu s teorijom [2].



Sl. 5. FSK signal u opsegu 0.1 - 100 kHz

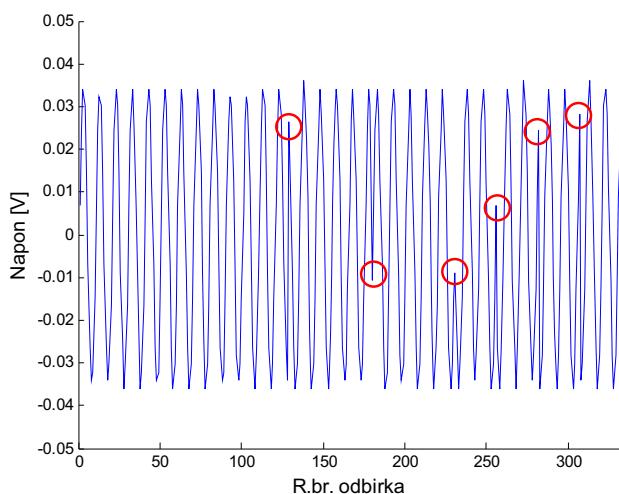
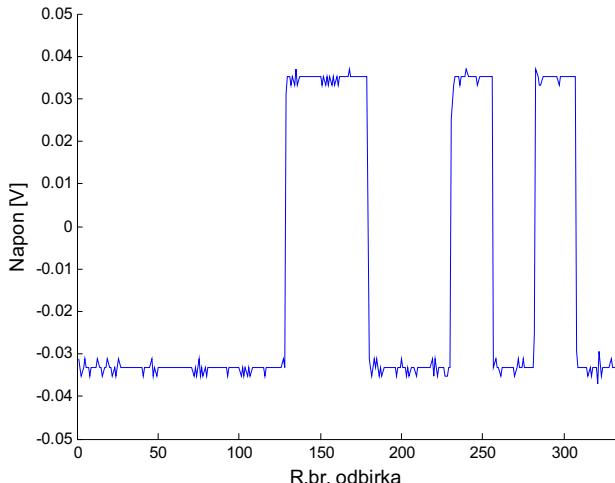


Sl. 6. Autokorelaciona funkcija FSK signala

*BPSK signal na bazi Barkerove sekvence:* Sistem koji je korišćen u ovom primeru sastoje se od AD9854 evolution board, FPGA kartice, napajanja i računara koji služi za kontrolu čipova i za prikaz i obradu podataka.

Najduža Barkerova sekvenca (Sl. 7) sastoje se od 13 impulsa, i vrlo je bitna u radarskoj tehnici jer njena autokorelaciona funkcija ima samo jedan izražen pik i to onaj koji predstavlja koristan signal, dok su bočni lobovi

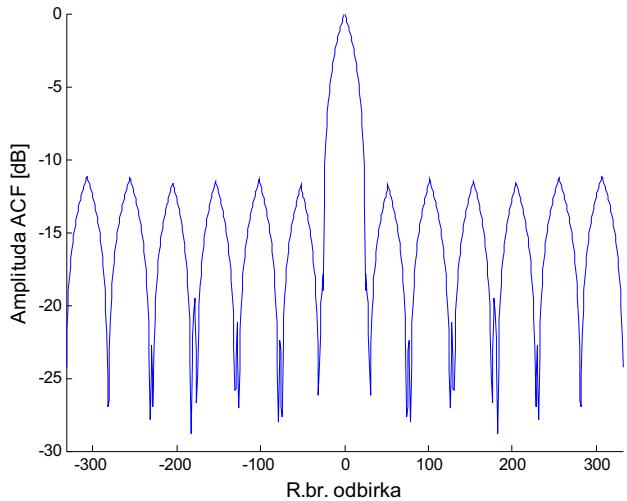
jednake amplitude. To omogućuje da imamo manje lažnih alarma i da lakše podešimo prag prijema.



U ovom primeru koristili smo osnovni takt  $f_{clk}=100$  MHz koji je doveden sa FPGA kartice. Sa iste kartice doveden je signal generator Barkerove sekvence (na FSK/BPSK/Hold pin) i na taj način je obezbeđena sinhronizacija. Frekvencija nosioca BPSK signala je  $f_0=2.001$  MHz. Trajanje podimpulsa Barkerove sekvence bilo je  $T_{pi}=1.28 \mu s$  (takt je podeljen sa 128). Na Sl. 8 prikazan je generisani BPSK signal s nosećom frekvencijom od 2.001 MHz. Kružićima su označene promene faze. Frekvencija odabiranja AD konvertora akvizicijske kartice je bila 20 MHz.

Na Sl. 9 prikazana je autokorelaciona funkcija Barkerove sekvence kojom se potvrđuje kvalitet generisanog signala. Vidimo da amplituda ima jedan glavni pik koji predstavlja koristan signal, dok su bočni lobovi jednakih amplitudi, što je u skladu sa teorijskim zaključcima [2].

Amplitudnu modulaciju možemo realizovati manuelno, putem originalnog softvera i paralelnog porta. Za automatsko generisanje AM signala, neophodno je u I-Q 12-bitne registre upisivati reči koje reprezentuju trenutnu amplitudu komponente u fazi i komponente u kvadraturi.



## V. ZAKLJUČAK

Razvojna platforma AD 9854 je uspešno testirana pomoću softvera dobijenog od proizvođača i standardne „printer-veze“ preko paralelnog porta PC računara. Upisivanjem upravljačkih reči u registre DDS čipa zadaje se jedan od ponuđenih modova rada i specificiraju parametri signala, što kao rezultat daje zadati složeni radarski signal na izlazu iz kartice. Pored registara, za upravljanje karticom koriste se i pojedini pinovi.

Možemo zaključiti da testirana DDS platforma radi odlično, a da je za realizaciju realnog generatora talasnih oblika neophodno projektovati sklop (mikrokontroler, DSP ili FPGA razvojna platforma) koji će direktno upravljati DDS čipom, kako bi sve potencijalne funkcije mogле biti realizovane.

## LITERATURA

- [1] CMOS 300 MSPS Quadrature Complete DDS, *AD 9854 User Manual*
- [2] C.E. Cook, M. Bernfeld, „Radars Signals - An Introduction To Theory And Applications”, Artech House, 1993.

## ABSTRACT

In this paper the appliance of DDS technology in radars is analyzed. Complex radar waveforms are generated by DDS evolution board. Radar performances are very dependent of these waveforms, especially the range, the range gate, probability of intercept and anti-jam properties. The evolution board AD 9854, radar IR-3, FPGA evolution board, PC with a data acquisition board and appropriate software are used in design.

## A REALIZATION OF RADAR WAVEFORM GENERATOR BY DDS TECHNOLOGY

Pavić Aleksandar, Čosović Živorad, Simić Slobodan